# 日本国特許庁 JAPAN PATENT OFFICE

K. Ichino. 12/23/03 979111 10fl

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 Date of Application:

2002年12月25日

出 願 番 号 Application Number:

特願2002-374791

[ST. 10/C]:

[JP2002-374791]

出 願 人
Applicant(s):

日本電気株式会社

特許庁長官 Commissioner, Japan Patent Office 2003年10月29日





ページ: 1/

【書類名】 特許願

【整理番号】 49200229

【提出日】 平成14年12月25日

【あて先】 特許庁長官 殿

【国際特許分類】 H04L 12/00

【発明者】

【住所又は居所】 東京都港区芝五丁目7番1号 日本電気株式会社内

【氏名】 市野 清久

【特許出願人】

【識別番号】 000004237

【氏名又は名称】 日本電気株式会社

【代理人】

【識別番号】 100088328

【弁理士】

【氏名又は名称】 金田 暢之

【電話番号】 03-3585-1882

【選任した代理人】

【識別番号】 100106297

【弁理士】

【氏名又は名称】 伊藤 克博

【選任した代理人】

【識別番号】 100106138

【弁理士】

【氏名又は名称】 石橋 政幸

【手数料の表示】

【予納台帳番号】 089681

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

ページ: 2/E

【物件名】 '

図面 1

要

【物件名】

要約書 1

【包括委任状番号】 9710078

【プルーフの要否】

## 【書類名】 : 明細書

【発明の名称】 伝送システムおよびデータ転送方法

#### 【特許請求の範囲】

【請求項1】 上位プロトコルデータを固定長の連続するブロックに変換し、前記ブロック間にアイドルブロックを挿入することにより、送信速度を伝送路の伝送速度に合わせて送信する送信装置と、

前記ブロックおよび前記アイドルブロックを受信し、該アイドルブロックを廃棄して有効な前記ブロックのみを抽出し、さらに有効な前記ブロックの間にアイドルブロックを挿入することにより、送信速度を伝送路の伝送速度に合わせて所定の転送先に送信する少なくとも1段の中継装置と、

最終段の中継装置から前記ブロックおよび前記アイドルブロックを受信し、該 アイドルブロックを廃棄して有効な前記ブロックのみを抽出し、有効な前記ブロックから前記上位プロトコルデータを再構築する受信装置とを有する伝送システム。

【請求項2】 前記送信装置は、前記上位プロトコルデータを所定の規則に 従って133ビット長に変換した後に付加情報を付加して18バイトのブロック を生成し、

前記受信装置は、有効な前記ブロックのみを抽出した後、前記ブロックから前記付加情報を取り除いて133ビット長に戻し、さらに所定の規則に従って前記上位プロトコルデータを再構成する、請求項1記載の伝送システム。

【請求項3】 前記送信装置、前記中継装置および前記受信装置はSONE Tのプロトコルで信号を伝送する、請求項2記載の伝送システム。

【請求項4】 前記送信装置は、前記上位プロトコルデータがフレームの形態をとる場合、前記フレームの長さが16オクテットの整数倍でなければ末尾に無効データを付加して16オクテットの整数倍にした後、前記上位プロトコルデータを16オクテット毎に分割し、それぞれに前記上位プロトコルデータ内での位置を示す5ビットのタイプ情報を付加して133ビット長に変換し、

前記受信装置は、前記送信装置の逆変換により前記上位プロトコルデータを再構築する、請求項2または3に記載の伝送システム。

【請求項5】 前記上位プロトコルデータがイーサネットである、請求項4 記載の伝送システム。

【請求項6】 前記送信装置は、前記上位プロトコルデータが8B/10B 符号の形態をとる場合、データ符号については8ビットのデータ部分を取り出し、制御符号については制御情報を4ビットで表現し、次の制御符号の位置を示す4ビットの情報を付加して8ビットとし、さらに16符号毎の先頭に次の制御符号の位置を示す5ビットの情報を付加して133ビット長の前記ブロックに変換し、

前記受信装置は、前記送信装置の逆変換により前記上位プロトコルデータを再構築する、請求項2~5のいずれか1項に記載の伝送システム。

【請求項7】 上位プロトコルデータを送信する送信装置であって、

前記上位プロトコルデータを所定の規則に従って固定長のコアブロックに変換するコアブロック生成部と、

前記コアブロックに付加情報を付加して18バイト長のブロックを生成するへ ッダ付加部と、

前記ブロック間にアイドルブロックを挿入することにより、送信速度を伝送路 の伝送速度に合わせて送信するマッピング部とを有する送信装置。

【請求項8】 固定長のブロックを転送する中継装置であって、

18バイト長の前記ブロックおよび該ブロックの間に挿入されたアイドルブロックを受信するデマッピング部と、

前記アイドルブロックを廃棄して有効な前記ブロックのみを抽出するアイドル 除去部と、

有効な前記ブロックの間にアイドルブロックを挿入することにより、送信速度 を伝送路の伝送速度に合わせて所定の転送先に送信するマッピング部とを有する 中継装置。

【請求項9】 固定長のブロックを受信する受信装置であって、

18バイト長の前記ブロックおよび該ブロックの間に挿入されたアイドルブロックを受信するデマッピング部と、

前記アイドルブロックを廃棄して有効な前記ブロックのみを抽出するアイドル

除去部と、・・・・

有効な前記ブロックに付加されている付加情報を除去してコアブロックにする ヘッダ除去部と、

前記コアブロックから前記上位プロトコルデータを再構築するコアブロック終端部とを有する受信装置。

【請求項10】 送信装置、少なくとも1段の中継装置、受信装置を含む伝送システムにおいて、上位プロトコルデータを伝送するためのデータ転送方法であって、

送信装置において、

上位プロトコルデータを固定長の連続するブロックに変換する第1のステップ と、

前記ブロック間にアイドルブロックを挿入することにより、送信速度を伝送路 の伝送速度に合わせて送信する第2のステップと、

前記中継装置において、

前記送信装置から前記ブロックおよび前記アイドルブロックを受信する第3の ステップと、

該アイドルブロックを廃棄して有効な前記ブロックのみを抽出する第4のステップと、

有効な前記ブロックの間にアイドルブロックを挿入することにより、送信速度 を伝送路の伝送速度に合わせて所定の転送先に送信する第5のステップと、

前記受信装置において、

最終段の中継装置から前記ブロックおよび前記アイドルブロックを受信する第 6のステップと、

前記アイドルブロックを廃棄して有効な前記ブロックのみを抽出する第7のステップと、

有効な前記ブロックから前記上位プロトコルデータを再構築する第8のステップとを有するデータ転送方法。

【請求項11】 前記第1のステップにおいて、前記上位プロトコルデータを所定の規則に従って133ビット長に変換した後に付加情報を付加することに

より、18パイトのブロックを生成し、

前記第8のステップにおいて、前記ブロックから前記付加情報を取り除いて133ビット長に戻し、さらに所定の規則に従って前記上位プロトコルデータを再構成する、請求項10記載のデータ転送方法。

【請求項12】 上位プロトコルデータを伝送システムによって伝送するためのデータ転送方法であって、

上位プロトコルデータを固定長の連続するブロックに変換する第1のステップと、

前記ブロック間にアイドルブロックを挿抜することにより速度調整をしながら 前記伝送システム内を転送する第2のステップと、

前記アイドルブロックを廃棄し、有効な前記ブロックから前記上位プロトコルデータを再構築する第3のステップとを有するデータ転送方法。

【請求項13】 前記第1のステップにおいて、前記上位プロトコルデータを所定の規則に従って133ビット長に変換した後に付加情報を付加することにより、18バイトのブロックを生成し、

前記第3のステップにおいて、前記ブロックから前記付加情報を取り除いて133ビット長に戻し、さらに所定の規則に従って前記上位プロトコルデータを再構成する、請求項12記載のデータ転送方法。

#### 【発明の詳細な説明】

 $[0\ 0\ 0\ 1]$ 

#### 【発明の属する技術分野】

本発明は、トランスポートネットワークに関し、特に、上位プロトコルデータ を伝送する非同期のトランスポートネットワークに関する。

[0002]

#### 【従来の技術】

近年、イーサネットのMACフレーム等の上位レイヤプロトコルのデータ(以下、上位プロトコルデータと称す)をカプセル化し、トランスポートネットワーク上で伝送するための技術が実用化されている。例えば、PPP over SONET (非特許文献 1 参照) やGFP (Generic Framing P

rocedure) (非特許文献2参照)などが、そのような技術に該当する。

## [0003]

# 【非特許文献1】

IETF RFC2615規格、[online]、June 1999、IETF、インターネット<URL : http://www.isi.edu/in-notes/rfc1662.txt >

# 【非特許文献2】

ITU-T G. 7041規格、December 2001、IT U-T

## $[0\ 0\ 0\ 4]$

## 【発明が解決しようとする課題】

GFPやPPP over SONETの技術によってトランスポートネットワーク上で上位プロトコルデータを損失なく伝送するためには、非同期のトランスポートネットワークを構成する伝送装置に、そのための機能と大きな処理能力とが要求される。

#### [0005]

非同期のトランスポートネットワークにおいて、ある装置から受信した信号を他の装置に転送する伝送装置では、受信信号と送信信号の速度が等しいとは限らない。その場合、伝送装置は、信号速度を変換する仕組みを備えなければならない。

#### [0006]

例えば、GFP技術によって上位プロトコルデータをカプセル化した信号(GFPフレーム)を転送する場合、伝送装置はGFPフレームとGFPフレームの間隔を伸縮させることで平均の信号速度を調整する。また、PPP over SONET技術によってカプセル化された信号(HDLC-likeフレーム(IETF RFC1662規格参照))を転送する場合も、伝送装置は同様に信号速度を調整する。

#### [0007]

しかし、GFPやPPPでは、プロトコルの機能によってフレームの送信を中

断し、その後に再開するということができない。そのため、フレームとフレームの間隔を調整するために、伝送装置はフレームの境界を認識し、フレーム毎に一旦蓄積した後に適切なタイミングで送信する必要がある。

# [0008]

つまり、伝送装置は、受信信号からフレームの境界を検出する機能を備える必要がある。例えば、GFPの場合、伝送装置にはフレーム同期を確立するための 回路が必要であり、それだけ回路規模が大きくなる。

## [0009]

さらに、伝送装置には、フレームを蓄積するためのフレームバッファが必要である。特に、ジャンボフレームと呼ばれる8キロバイトを超える長さのフレームを扱う場合、伝送装置にはジャンボフレームを蓄積可能な、メモリ容量の大きいフレームバッファが必要となる。また、このような長いフレームを一旦蓄積すれば、伝送装置内でのフレームの処理遅延が大きくなる。

## [0010]

本発明の目的は、回路規模およびメモリ容量が小さく、かつフレームの伝送遅延も小さい伝送システムおよびそのデータ転送方法を提供することである。

# [0011]

#### 【課題を解決するための手段】

上記目的を達成するために、本発明の伝送システムは、上位プロトコルデータを固定長の連続するブロックに変換し、ブロック間にアイドルブロックを挿入することにより、送信速度を伝送路の伝送速度に合わせて送信する送信装置と、ブロックおよびアイドルブロックを受信し、そのアイドルブロックを廃棄して有効なブロックのみを抽出し、さらに有効なブロックの間にアイドルブロックを挿入することにより、送信速度を伝送路の伝送速度に合わせて所定の転送先に送信する少なくとも1段の中継装置と、最終段の中継装置からブロックおよびアイドルブロックを受信し、そのアイドルブロックを廃棄して有効なブロックのみを抽出し、有効なブロックから上位プロトコルデータを再構築する受信装置とを有している。

#### [0012]

したがって、本発明によれば、上位プロトコルデータが固定長のブロックに変換され、ブロック間にアイドルブロックが挿入され、またはそれが除去されることにより速度調整がされる。

# [0013]

また、送信装置は、上位プロトコルデータを所定の規則に従って133ビット 長に変換した後に付加情報を付加して18バイトのブロックを生成し、受信装置 は、有効なブロックのみを抽出した後、そのブロックから付加情報を取り除いて 133ビット長に戻し、さらに所定の規則に従って上位プロトコルデータを再構 成することとしてもよい。また、送信装置、中継装置および受信装置はSONE Tのプロトコルで信号を伝送するものであってよい。

## [0014]

したがって、本発明によれば、ブロックが固定長なので、トランスポートネットワーク(例えば、SONET)のフレーム内の固定的な位置にブロックを割り付けることができる。そのため、トランスポートネットワークのフレームの同期が確立されれば、そのフレームからブロックを取り出すことは容易である。

#### [0015]

また、本発明によれば、ブロックの長さが18バイトであるため、ペイロードの大きさが18バイトの倍数となる所定階梯以上のSONETフレームのペイロードに間隙なくマッピングできる。また、それに加えて、ブロックにはブロックの転送に必要十分な付加情報を付加することができる。

#### $[0\ 0\ 1\ 6]$

また、送信装置は、上位プロトコルデータがフレームの形態をとる場合、フレームの長さが16オクテットの整数倍でなければ末尾に無効データを付加して16オクテットの整数倍にした後、上位プロトコルデータを16オクテット毎に分割し、それぞれに上位プロトコルデータ内での位置を示す5ビットのタイプ情報を付加して133ビット長に変換し、受信装置は、送信装置の逆変換により上位プロトコルデータを再構築することとしてもよい。また、その場合、上位プロトコルデータがイーサネットであってもよい。

## [0017]

本発明によれば、ブロックのペイロードが16バイト固定長のため、ペイロード上に最大で15バイトの無駄な領域が生じる。しかし、上位プロトコルがイーサネットの場合、IEEE802.3規格によりMACフレームの最小間隔が20バイトと定められているため、その15バイトの無駄な領域は20バイトのMACフレームの間隔と相殺される。

## [0018]

また、送信装置は、上位プロトコルデータが8B/10B符号の形態をとる場合、データ符号については8ビットのデータ部分を取り出し、制御符号については制御情報を4ビットで表現し、次の制御符号の位置を示す4ビットの情報を付加して8ビットとし、さらに16符号毎の先頭に次の制御符号の位置を示す5ビットの情報を付加して133ビット長の前記ブロックに変換し、受信装置は、送信装置の逆変換により上位プロトコルデータを再構築することとしてもよい。

## [0019]

したがって、本発明によれば、フレームベースのプロトコルだけでなく、8B /10B伝送路符号を採用したプロトコルをブロックに変換する仕組みが提供される。

#### [0020]

本発明の送信装置は、上位プロトコルデータを送信する送信装置であって、上位プロトコルデータを所定の規則に従って固定長のコアブロックに変換するコアブロック生成部と、コアブロックに付加情報を付加して18バイト長のブロックを生成するヘッダ付加部と、ブロック間にアイドルブロックを挿入することにより、送信速度を伝送路の伝送速度に合わせて送信するマッピング部とを有している。

# [0021]

本発明の中継装置は、固定長のブロックを転送する中継装置であって、18バイト長のブロックおよびそのブロックの間に挿入されたアイドルブロックを受信するデマッピング部と、アイドルブロックを廃棄して有効なブロックのみを抽出するアイドル除去部と、有効なブロックの間にアイドルブロックを挿入することにより、送信速度を伝送路の伝送速度に合わせて所定の転送先に送信するマッピ

ング部とを有している。

## [0022]

本発明の受信装置は、固定長のブロックを受信する受信装置であって、18バイト長のブロックおよびそのブロックの間に挿入されたアイドルブロックを受信するデマッピング部と、アイドルブロックを廃棄して有効なブロックのみを抽出するアイドル除去部と、有効なブロックに付加されている付加情報を除去してコアブロックにするヘッダ除去部と、コアブロックから上位プロトコルデータを再構築するコアブロック終端部とを有している。

#### [0023]

本発明のデータ転送方法は、上位プロトコルデータを伝送システムによって伝送するためのデータ転送方法であって、上位プロトコルデータを固定長の連続するブロックに変換する第1のステップと、ブロック間にアイドルブロックを挿抜することにより速度調整をしながら伝送システム内を転送する第2のステップと、アイドルブロックを廃棄し、有効なブロックから上位プロトコルデータを再構築する第3のステップとを有している。

#### [0024]

また、第1のステップにおいて、上位プロトコルデータを所定の規則に従って 133ビット長に変換した後に付加情報を付加することにより、18バイトのブロックを生成し、第3のステップにおいて、ブロックから付加情報を取り除いて 133ビット長に戻し、さらに所定の規則に従って上位プロトコルデータを再構成することとしてもよい。

#### [0025]

#### 【発明の実施の形態】

本発明の一実施形態について図面を参照して詳細に説明する。

#### [0026]

本実施形態のトランスポートネットワークは、フレームまたは8B/10Bビットストリームを固定長のブロックに分割し、そのブロックの速度調整を行いながら伝送することで、トランスペアレントな伝送を、低コストの伝送装置により少ない遅延で実現する。

 $[0\ 0.2\ 7]$ 

図1は、本実施形態のトランスポートネットワークの構成を示すシステム構成 図である。

[0028]

図1を参照すると、本実施形態のトランスポートネットワークは、送信装置1、N段の中継装置 $2_1$ ~ $2_N$ 、受信装置3、およびそれら装置間をつなぐ中継回線 10 $1_1$ ~10 $1_{N+1}$ から構成されている。

[0029]

本実施形態のトランスポートネットワークは、伝送装置間が同期していない非同期網である。ただし、伝送装置間が同期した同期網は非同期網の特別な場合と考えることができるため、本実施形態のトランスポートネットワークが同期網であっても差し支えない。そのため、中継回線 $101_1 \sim 101_{N+1}$ の伝送速度は全て等しいとは限らない。トランスポートネットワークの例としてSONETが考えられる。

[0030]

送信装置 1 は、不図示のスイッチやルータなどの装置(以下、上位装置と称す)から上位プロトコルデータ 1 0 0 を受信している。上位プロトコルデータ 1 0 0 は、送信装置 1 から中継装置 2 1 2 1 を介して受信装置 3 へ伝送される。そして、伝送された上位プロトコルデータ 1 0 0 は、受信装置 3 から不図示の上位装置に上位プロトコルデータ 1 0 2 として送られる。その際、上位プロトコルデータ 1 0 0 0 は、上位装置から上位装置まで損失なくトランスペアレントに伝送される。

[0031]

上位プロトコルデータ100、102は、所定のプロトコルのフレームまたは8B/10Bビットストリームの形態をとる。上位プロトコルデータ100、102のプロトコルとしては、例えば、イーサネット(IEEE802.3規格)、PPP(IETF RFC1661規格)、ファイバチャネル(ANSI X3.230規格)、SBCON(ANSI X3.296規格)、DVB-ASI (ETSI (CENELEC) EN50083-9規格)などが考えられる。

 $[0\ 0'3\ 2]'$ 

[0033]

中継回線 $101_1 \sim 101_{N+1}$ は、上位プロトコルデータ100を送信装置1から受信装置3へ伝送するための回線である。

[0034]

中継回線 $101_1$ は送信装置1と中継装置 $2_1$ を接続し、中継回線 $101_{N+1}$ は中継装置 $2_N$ と受信装置3を接続する。中継回線 $101_M$ ( $2 \le M \le N$ )は中継装置 $2_{M-1}$ と中継装置 $2_M$ を接続する。なお、中継回線 $101_1 \sim 101_{N+1}$ の物理メディアおよび回線速度は、互いに異なっていても良い。

[0035]

中継装置  $2_M$  ( $1 \le M \le N$ ) は、中継回線  $2_M$ と中継回線  $2_{M+1}$ の間で、物理メディアおよび伝送速度を変換する。

[0036]

受信装置 3 は、中継回線 1 0  $1_{N+1}$  から受信した上位プロトコルデータ 1 0 2 を上位装置に出力する。

[0037]

図2は、送信装置の構成を示すブロック図である。図2を参照すると、送信装置1は、コアブロック生成部20、ヘッダ付加部21、CRC演算部22、FIFO23およびマッピング部24を有している。

[0038]

コアブロック生成部20は、上位プロトコルデータ100を固定長のブロックに分割あるいは変換し、そのブロックをコアブロック120としてヘッダ付加部21に送る。

[0039]

 実施形態に新規なものであり、トランスポートネットワーク内で用いられる固定 長の汎用的なブロックである。GBPブロックの長さは18バイトである。

## [0040]

CRC演算部22は、GBPブロック121についてCRC演算を行い、得られたCRC値をGBPブロック121の末尾に付加し、GBPブロック122としてFIFO23に送る。

# [0041]

FIFO23は、GBPブロック122を蓄積するFirst-in/First-outのメモリである。マッピング部24から読み出し要求124が発行されているとき、メモリにGBPブロック122が1つ以上蓄積されていれば、FIFO23は、先頭のGBPブロックをGBPブロック123としてマッピング部24に送る。

## [0042]

また、読出し要求124が発行されているとき、メモリ内にGBPブロック122が1つも存在しなければ、FIFO23は、読み出し要求124に対応してアイドルGBPブロックをGBPブロック123としてマッピング部24に送る。アイドルGBPブロックは、上位プロトコルデータを含まない空のGBPブロックであり、速度調整用に挿入される。

#### [0043]

マッピング部 24 は、中継回線 101<sub>1</sub>に信号を送出できる状態か否か判定し、送出可能であれば FIFO23に対して読み出し要求 124 を発行し、FIFO23 から読み出された GBP ブロック 123 を中継回線 101<sub>1</sub>へ送信する。

#### [0044]

例えば、SONETではオーバヘッドが送出されているとき、中継回線101 1は信号を送出できない状態であり、そうでなくペイロードが送出されていると き、中継回線101<sub>1</sub>は信号を送出できる状態である。したがって、ペイロード が送出されているときには、マッピング部24から読み出し要求124が発行さ れている。

# [0045]

図3は、中継装置の構成を示すブロック図である。図1に示された中継装置2 $1\sim2_{N+1}$ は全て同じ構成なので、代表として中継装置 $2_1$ について説明する。

## [0046]

図3を参照すると、中継装置2<sub>1</sub>は、デマッピング部40、CRC検査部41、アイドル除去部42、FIFO43およびマッピング部44を有している。

# [0047]

デマッピング部40は、中継回線101<sub>1</sub>からGBPブロック140を受信し、GBPブロック140としてCRC検査部41に送る。なお、GBPブロック140は、トランスポートネットワークのフレームに対して固定位置に配置されている。例えば、トランスポートネットワークが所定階梯以上のSONETであれば、SONETフレームのペイロードの大きさは18バイトの倍数となるため、ペイロードにGBPブロックが間隙なく収容され、無駄が無い。そのため、デマッピング部40はトランスポートネットワークのフレームの同期をとれば、そのフレームの中からGBPブロック140を容易に取り出すことができる。

## [0048]

CRC検査部41は、GBPブロック140の末尾に付加されているCRC値を用いて、GBPブロック140におけるビット誤りの有無を検査する。そして、CRC検査部41は、ビット誤りの有無をCRC検査結果142としてアイドル除去部42に送る。また、CRC検査部41は、ビット誤りの有無に関わらず、デマッピング部40から受信したGBPブロック140をそのままGBPブロック141としてアイドル除去部42に送る。

# [0049]

アイドル除去部42は、GBPブロック141がアイドルGBPブロックであるか否か判定する。GBPブロック141がアイドルGBPブロックであれば、アイドル除去部42は、そのGBPブロック141を廃棄する。また、アイドル除去部42は、FIFO43のメモリの空き容量が少ないこと、すなわち空き容量が所定の閾値を下回ったことを示すAlmostFullフラグ144がFIFO43にセットされているか判定する。AlmostFullフラグ143がセットされていれば、アイドル除去部42は、CRC検査部41にてビット誤り

が検出されだGBPブロック141を廃棄する。廃棄されなかったGBPブロック141は、GBPブロック143としてFIFO43に送る。

## [0050]

FIFO43は、GBPブロック143を蓄積するFirst-in/First-outのメモリである。マッピング部44から読み出し要求146が発行されているとき、メモリにGBPブロック143が1つ以上蓄積されていれば、FIFO43は、先頭のGBPブロックを読み出してGBPブロック145としてマッピング部44に送る。

## [0051]

読出し要求146が発行されているとき、メモリ内にGBPブロック143が 1つも存在しなければ、FIFO43は、その読み出し要求146に対応してア イドルGBPブロックをGBPブロック145としてマッピング部44に送る。

#### [0052]

また、FIFO43は、メモリの空き容量を監視しており、空き容量が減って 所定の閾値を下回ると、メモリの空き容量が少ないことを示すAlmostFu llフラグ144を生成する。

#### [0053]

マッピング部 44 は、中継回線  $101_2$ に信号を送出できる状態か否か判定し、送出可能であれば FIFO 43 に対して読み出し要求 146 を発行して、FIFO 43 から読み出された GBP ブロック 145 を中継回線  $101_2$ へ送信する

#### [0054]

0

図4は、受信装置の構成を示すブロック図である。図4を参照すると、受信装置3は、デマッピング部60、CRC検査部61、アイドル除去部62、ヘッダ除去部63およびコアブロック終端部64を有している。

#### [0055]

デマッピング部 60 は、中継回線  $101_{N+1}$  から GBP ブロックを受信し、GBP ブロック 160 として CRC 検査部 61 に送る。

#### [0056]

CRC検査部61は、デマッピング部60から受信したGBPブロック160の末尾に付加されているCRC値を用いて、GBPブロック160のビット誤りを検査する。そして、ビット誤りが検出されれば、CRC検査部61は、そのGBPブロック160を廃棄する。また、ビット誤りが検出されなければ、CRC検査部61は、そのGBPブロック160をGBPブロック161としてアイドル除去部62に送る。

# [0057]

アイドル除去部62は、CRC検査部61から受信したGBPブロック161がアイドルGBPブロックであるか否か判定する。GBPブロック161がアイドルGBPブロックであれば、アイドル除去部62は、そのGBPブロック161を廃棄する。また、GBPブロック161がアイドルGBPブロックでなければ、アイドル除去部62は、そのGBPブロック161をGBPブロック162としてヘッダ除去部63に送る。

## [0058]

ヘッダ除去部63は、GBPアイドル除去部62より受信したGBPブロック 162からトランスポートヘッダとCRC値を除去し、コアブロック163とし てコアブロック終端部64に送る。

#### [0059]

コアブロック終端部64は、各コアブロック163のタイプを用いてコアブロック163から上位プロトコルデータ102を復元して上位装置に送る。

#### [0060]

送信装置1の動作について説明する。

# [0061]

まず、送信装置1は、コアブロック生成部20において上位プロトコルデータ 100をコアブロック120へ変換する。

#### $[0\ 0\ 6\ 2\ ]$

図5は、コアブロックのフォーマットを示す図である。図5を参照すると、コアブロックは133ビット長である。上位の5ビットが「タイプ」のフィールドである。下位の128ビット (=16オクテット) が「ペイロード」のフィール

ドである。''

## [0063]

「タイプ」フィールドは、コアブロックの種別を示す。「ペイロード」フィールドは上位プロトコルデータを収容する。

## [0064]

上位プロトコルデータは、所定のプロトコルのフレームまたは8B/10Bビットストリームの形態をとる。そして、上位プロトコルデータからコアブロックを生成する方法は、上位プロトコルデータの形態によって異なる。上位プロトコルデータがフレームの形態をとる場合と、8B/10Bビットストリームの形態をとる場合とに分けてコアブロックの生成方法について説明する。

## [0065]

上位プロトコルデータがフレーム(以下、上位プロトコルフレームと称す)の 形態をとる場合について説明する。

### [0066]

コアブロック生成部20は、まず、上位プロトコルフレームを16オクテット毎に分割する。分割された16オクテットのデータが各コアブロックのペイロードに収容される。

# [0067]

上位プロトコルフレームの長さ(オクテット単位)が16の倍数でないとき、コアブロック生成部20は、上位プロトコルフレームの末尾に無効データを付加してフレーム長を16の倍数にする。このとき付加される無効データは1オクテット以上、15オクテット以下である。

#### [0068]

次に、コアブロック生成部20は、コアブロックのタイプを決定する。

## [0069]

図6は、コアブロックの各タイプの符号とその意味(種別)を示す表である。 上位プロトコルフレームの先頭を含むコアブロックの種別は「上位プロトコルフレーム(先頭)」であり、そのタイプは「10001(2進数)」である。上位 プロトコルフレームの末尾を含むコアブロックの種別は16通り存在し、有効デ ータの量によって異なる。例えば、上位プロトコルフレームの長さが(16×N+3)オクテット(Nは自然数)のとき、そのコアブロックの種別は「上位プロトコルフレーム(末尾/3オクテット有効)」であり、そのタイプは「00011(2進数)」である。上位プロトコルフレームの先頭も末尾も含まないコアブロックの種別は「上位プロトコルフレーム(中間)」であり、そのタイプは「10000(2進数)である。

# [0070]

具体例について説明する。図7は、35オクテット長の上位プロトコルフレームを3つのコアブロックに変換するときの様子を示す説明図である。

#### [0071]

まず、フレーム長が16の倍数となるように、上位プロトコルフレームの末尾に13オクテットの無効データが付加される。次に、上位プロトコルフレームが16オクテット毎に3分割される。

#### [0072]

そして、上位プロトコルフレームの先頭から16オクテットまでをペイロードとし、その前にタイプフィールド「10001」が付加された第1のコアブロックが生成される。次に、第17~第32オクテットまでをペイロードとし、その前にタイプフィールド「10000」が付加されたコアブロックが生成される。次に、第33~第35オクテットまでと13オクテットの無効データをペイロードとし、その前にタイプフィールド「00011」が付加されたコアブロックが生成される。

#### [0073]

上位プロトコルデータがフレームの形態をとる場合、以上のようにしてコアブロックが生成される。

#### [0074]

上位プロトコルデータが8B/10Bビットストリームの形態をとる場合のコアブロックの生成方法について説明する。

#### [0075]

まず、コアブロック生成部20は、8B/10Bビットストリームを8B/1

0 B復号し、復号された8 B / 1 0 B符号を128 B / 133 B コードに変換する。128 B / 133 B コードは9 ビット長であり、256 種類のデータコードと16 種類の特殊コードが定義されている。

# [0076]

図8は、復号後の8 B/1 0 B符号と128 B/133 Bコードの対応関係を示す表である。128 B/133 Bコードは、上位1ビットが0のとき、その128 B/133 Bコードはデータコードを意味し、その下位8 ビットがデータを表す。また、128 B/133 Bコードは、上位1ビットが1のとき、その128 B/133 Bコードは特殊コードを意味し、その下位4 ビットが特殊コードの種別を示す。

#### [0077]

次に、コアブロック生成部20は、時系列順に連続する16個の128B/133Bコードに対して128B/133B符号化の処理を施し、133ビットの133Bブロックを生成する。

### [0078]

128B/133B符号化の処理について詳細に説明する。図9は、128B/133B符号化の処理の一例を示す図である。

#### [0079]

図9の下段に示された133Bブロックは、133ビットのデータ列からなる。133Bブロックの上位5ビットは、「第0ポインタ」である。133Bブロックの下位128ビットは、8ビット毎に分割され、上位から順に「第1オクテット」、「第2オクテット」、…、「第16オクテット」である。

#### [0080]

また、図9の中段に示された128B/133B符号化前の1番目の128B/133Bコードは第1オクテットに対応し、2番目の128B/133Bコードは第2オクテットに対応する。以後、16番目まで同様である。そして、128B/133Bコードには、128B/133Bデータコードと128B/133B特殊コードがある。図9の中段において、128B/133Bデータコードの下位8ビットのデータは、16進数の2桁の数値で示されており、128B/

133B特殊コードの下位4ビットの特殊コードは、16進数の1桁の数値で示されている。

[0081]

128B/133Bデータコードに対応する、133Bブロックのオクテットは、その128B/133Bデータコードの下位8ビットを収容する。128B/133B特殊コードに対応する、133Bブロックのオクテットは、さらに2つの領域に分割される。オクテットの下位4ビットには、128B/133B特殊コードの下位4ビット(特殊コード)が収容される。オクテットの上位4ビットは「第Nポインタ」と呼ばれる。ここでNは、そのオクテットの番号である。例えば、第3オクテットの上位4ビットは「第3ポインタ」である。

[0082]

第0~第16ポインタの値は、128B/133Bデータコードおよび特殊コードの出現順序によって決定される。

[0083]

第0~第16ポインタの値を決定するアルゴリズムについて説明する。

[0084]

関数C (M) (1≦M≤16)の定義:

128B/133B符号化前の、M番目の128B/133Bコードが特殊コードのとき「真」であり、データコードのとき「偽」である。

[0085]

そして、

IF C(1) THEN 第0ポインタ←0

ELSE IF C(2) THEN 第0ポインタ←1

ELSE IF C(3) THEN 第0ポインタ←2

ELSE IF C(4) THEN 第0ポインタ←3

······中略······

ELSE IF C(14) THEN 第0ポインタ←13

ELSE IF C(15) THEN 第0ポインタ←14

ELSE IF C(16) THEN 第0ポインタ←15

ELSE 第0ポインタ←16

IF C(1) THEN

BEGIN

IF C(2) THEN 第1ポインタ←1

ELSE IF C(3) THEN 第1ポペインタ←2

ELSE IF C(4) THEN 第1ポペインタ←3

•••••中略••••••

ELSE IF C(15) THEN 第1ポーインタ←14

ELSE IF C(16) THEN 第1ポーインタ←15

ELSE 第1ポインタ←0

**END** 

IF C(2) THEN

**BEGIN** 

IF C(3) THEN 第2ポインタ←2

ELSE IF C(4) THEN 第2ポインタ←3

ELSE IF C(5) THEN 第2ポインタ←4

·····中略·······

ELSE IF C(15) THEN 第2ポインタ←14

ELSE IF C(16) THEN 第2ポインタ←15

ELSE 第2ポインタ←0

END

······中略·······

IF C(14) THEN

**BEGIN** 

IF C(15) THEN 第14ポインタ←14



ELSE IF C(16) THEN 第14ポーインタ←15

ELSE

第14<sup>1</sup> ° インタ<del>←</del>0

**END** 

IF

C(15) THEN

BEGIN

IF

C(16) THEN 第15ポインタ←15

ELSE

**END** 

IF C(16) THEN 第16ポペインタ←0

第0ポインタは、128B/133B符号化前の16個の128B/133B コードの中で、時系列順に一番古い特殊コードの位置を表す。第0ポインタの値が0のとき、第1オクテットが128B/133B特殊コードに対応する。第0ポインタの値が1のとき、第1オクテットは128B/133Bデータコードに対応し、第2オクテットが128B/133B特殊コードに対応する。第0ポインタの値が2のとき、第1~第2オクテットは128B/133Bデータコードに対応し、第3オクテットが128B/133B特殊コードに対応する。以後、同様である。ただし、第0ポインタの値が16のときは、16個の128B/133Bコードが全てデータコードであることを意味する。

#### [0086]

第Nポインタ( $1 \le N \le 15$ )は、128B/133B符号化前の(N+1)番目から16番目までの128B/133Bコードの中で、時系列順に一番古い特殊コードの位置を表す。例えば、第2ポインタの値が3のとき、第3オクテットは128B/133Bデータコードに対応し、第4オクテットが128B/133B特殊コードに対応する。なお、第Nポインタ( $1 \le N \le 15$ )の値が0のときは、(N+1)番目から16番目までの128B/133Bコードが全てデータコードであることを意味する。また、第16ポインタの値は常に0である。

[00'87]

. .

上記アルゴリズムから分かるように、第0~第16ポインタによって、128 B/133B特殊コードのリスト構造が形成される。

[0088]

次に、コアブロック生成部 20 は、133 B ブロックをコアブロックにそのまま格納する。133 B ブロックの上位 5 ビット(=第0 ポインタ)は、コアブロックのタイプに対応する。また、133 B ブロックの下位 128 ビット(=第1 ~第16 オクテット)を、コアブロックのペイロードに対応する。

[0089]

コアブロック生成部20にて生成されたコアブロック120は、ヘッダ付加部21において、先頭にトランスポートヘッダを付与され、GBPブロック121としてCRC演算部22に送られる。

[0090]

GBPブロックとトランスポートヘッダについて詳細に説明する。

[0091]

図10は、GBPブロックのフォーマットを示す図である。図10を参照すると、GBPブロックは、144ビット(=18オクテット)長であり、その上位の第1~第3ビットまでの3ビットが「トランスポートヘッダ」のフィールドであり、第4~第136ビットの133ビットが「コアブロック」のフィールドであり、第137~第144ビットの8ビットが「CRC-8」のフィールドである。

[0092]

図11は、トランスポートヘッダのフォーマットを示す図である。図11を参照すると、トランスポートヘッダの上位2ビットは未使用であり、固定値 "0" とされている。下位1ビットは、「Core Block Indicator」である。Core Block Indicator(以後、CBIと称す)は、CBI0、CBI1 のときコアブロックの有効/無効を表すフラグである。CBI1 が「1」のときコアブロックは有効であり、CBI1 が「0」のとき無効である。つまり、CBI1 が「0」のGBPブロックは、アイドルGBPブロックであり、速度調整に使用され

る。

## [0093]

CRC-8は、GBPブロック全体のビット誤り検出に使用される。このCRCの生成多項式は  $\lceil x^{8} + x^{7} + x^{6} + x^{5} + x^{2} + x + 1 \mid$ である。

# [0094]

CRC演算部22において、GBPブロック121のトランスポートヘッダおよびコアブロックに対してCRC演算が行われる。そして、CRC演算部22は、演算結果のCRC値を「CRC-8」フィールドに代入したGBPブロックをGBPブロック122としてFIFO23に送る。

## [0095]

GBPブロック122は、FIFO23に書き込まれる。マッピング部24から読み出し要求124が発行されているとき、FIFO23にGBPブロック122が1つ以上蓄積されていれば、GBPブロック122は読み出され、GBPブロック123として出力される。FIFO23にGBPブロック122が1つも蓄積されていなければ、アイドルGBPブロックがGBPブロック123として出力される。

# [0096]

# [0097]

中継装置  $2_1 \sim 2_N$ の動作について説明する。ただし、中継装置  $2_2 \sim 2_N$ の動作は、中継装置  $2_1$ と同じであるため、ここでは、代表として図 3 に示された中継装置  $2_1$ の動作についてのみ説明する。

## [0098]

デマッピング部40によって中継回線101<sub>1</sub>から抽出されたGBPブロック 140は、CRC検査部41へ送られ、そこでビット誤りの有無を検査される。 ビット誤りの有無は、CRC検査結果142としてアイドル除去部42に送られ る。CRC検査結果142は、アイドル除去部42にてGBPブロックの除去の 可否の判定に用いられる。GBPブロック140は、ビット誤りの有無に関わらず、GBPブロック141としてアイドル除去部42に送られる。

## [0099]

次に、中継回線  $101_1$ と中継回線  $101_2$ の速度差を吸収するための動作に移る。

## [0100]

CRC検査部41からGBPブロック141を受信したアイドル除去部42は、そのGBPブロック141がアイドルGBPブロックであり、かつビット誤りが無ければ、そのGBPブロック141を廃棄する。また、FIFO43の空き容量が少ないことを示すAlmostFullフラグ144がセットされているとき、CRC検査部41から受信したGBPブロック141にビット誤りがあれば、アイドル除去部42はそのGBPブロック141を廃棄する。廃棄されなかったGBPブロック141は、GBPブロック143としてFIFO43に書き込まれる。

## [0101]

マッピング部44から読み出し要求146が発行されているとき、FIFO43にGBPブロック143が1つ以上蓄積されていれば、GBPブロック143はFIFO43から読み出され、GBPブロック145としてマッピング部44に送られる。FIFO43にGBPブロック143が1つも蓄積されていなければ、読み出し要求146に対してアイドルGBPブロックがGBPブロック144としてマッピング部44に送られる。

# [0102]

マッピング部44は、中継回線 $101_2$ に信号を送出できる状態か否か判定し、送出可能であればFIFO43に対して読み出し要求145を発行する。そして、FIFO43から読み出されて送られてきたGBPブロック145を中継回線 $101_2$ へ送信する。

#### [0103]

受信装置3の動作について説明する。

# [0104]

デマッピング部60にて中継回線101 $_{N+1}$ から受信され、抽出された $_{GBP}$ ブロック160は、 $_{CRC}$ 検査部61へ送られ、そこでビット誤りが検査される。ビット誤りが検出されると、その $_{GBP}$ ブロック160は廃棄される。ビット誤りが検出されなければ、 $_{GBP}$ ブロック160はそのまま $_{GBP}$ ブロック161としてアイドル除去部62に送られる。

# [0105]

CRC検査部61からのGBPブロック161に含まれるアイドルGBPブロックは、GBPアイドル除去部62にて廃棄される。廃棄されなかったGBPブロック161は、GBPブロック162としてヘッダ除去部63へ送られ、そこでトランスポートヘッダとCRC値を取り除かれ、コアブロック163になる。コアブロック163は、コアブロック終端部64に送られ、そこで上位プロトコルデータ102に復元される。

## [0106]

以上説明したように、本実施形態のトランスポートネットワークによれば、送信装置1が上位プロトコルデータを固定長のG B P ブロックに変換して送出し、途中の伝送装置(中継装置 $2_1 \sim 2_N$ )がアイドルG B P ブロックを任意のタイミングで挿入または除去するので、各装置に速度変換のためのフレームバッファが不要になり、非同期トランスポートネットワークを構成する伝送装置(送信装置1、中継装置 $2_1 \sim 2_N$ 、受信装置3)のメモリ量が削減され、また伝送装置内での遅延が低減される。

## [0107]

また、本実施形態のトランスポートネットワークによれば、トランスポートネットワークで伝送されるGBPブロックは固定長であるため、途中の伝送装置は、トランスポートネットワークのフレームの同期を取れば、容易にGBPブロックを取り出すことができるので、伝送装置の回路規模を削減できる。なお、トランスポートネットワークは、例えば、SONETである。

#### [0108]

また、本実施形態のトランスポートネットワークによれば、GBPブロックの長さが18バイトであるため、SONETフレームのペイロードに間隙なくマッ

ピングでき、無駄が無い。

## [0109]

また、本実施形態のトランスポートネットワークによれば、GBPブロックのペイロードが16バイトと短いので、ペイロード上に生じる無駄な領域が最大でも15バイトと小さい。また、GBPブロックの計2バイトのオーバヘッドには、速度調整用のビットや、ビット誤り検出用の冗長符号などの必要十分な情報が含まれている。したがって、GBPブロック長を18バイトとすることにより、高い伝送効率と高信頼性を両立させることができる。

# [0110]

また、上位プロトコルがイーサネットの場合、GBPブロックのペイロードが 16バイトのため、ペイロード上には最大で15バイトの無駄な領域が生じるが、規定上MACフレームの最小間隔が20バイトであるため、その15バイトの 無駄な領域は20バイトのMACフレームの間隔と相殺され、無駄が無くなる。

### [0111]

また、本実施形態のトランスポートネットワークによれば、フレームベースのプロトコル(イーサネット、PPP等)だけでなく、8B/10B伝送路符号を採用するプロトコル(ファイバチャネル、DVB-ASI等)をブロックに変換する仕組みが提供されるので、多種の上位プロトコルに対応することができる。

#### $[0\ 1\ 1\ 2\ ]$

#### 【発明の効果】

本発明によれば、上位プロトコルデータが固定長のブロックに変換され、ブロック間にアイドルブロックが挿入され、またはそれが除去されることにより速度調整がされるので、各装置に速度変換のためのフレームバッファが不要になり、また各装置内でのフレーム遅延が低減される。

#### [0113]

また、固定長のブロックでデータが伝送されるため、トランスポートネットワークのフレームの同期を取るだけで容易にブロックを取り出すことができ、中継装置および受信装置の回路規模が小さくて済む。

# [0114]

また、ブロックの長さが18バイトであるため、ペイロードの大きさが18バイトの倍数となる所定階梯以上のSONETフレームのペイロードに間隙なくマッピングでき、無駄が生じない。また、それに加えて、ブロックには本ブロックの転送に必要十分な付加情報を付加することができる。そのため、ペイロードの伝送容量を最大限に確保して高い伝送効率を得ると共に、信頼性の高い伝送が可能である。

# [0115]

また、上位プロトコルがイーサネットの場合、ブロックのペイロードが16バイトのため、ペイロードには最大で15バイトの無駄な領域が生じるが、IEEE802.3規格上でMACフレームの最小間隔が20バイトであるため、15バイトの無駄な領域は20バイトのMACフレーム間隔と相殺され、無駄が無くなる。

#### [0116]

また、フレームベースのプロトコルだけでなく、8 B / 1 0 B 伝送路符号を採用したプロトコルをブロックに変換する仕組みが提供されるので、多種の上位プロトコルに対応することができる。

#### 【図面の簡単な説明】

#### 【図1】

本実施形態のトランスポートネットワークの構成を示すシステム構成図である

#### 【図2】

送信装置の構成を示すブロック図である。

#### 【図3】

中継装置の構成を示すブロック図である。

#### 【図4】

受信装置の構成を示すブロック図である。

#### 図5

コアブロックのフォーマットを示す図である。

# 【図6】

コアブロックの各タイプの符号とその意味(種別)を示す表である。

### 【図7】

35オクテット長の上位プロトコルフレームを3つのコアブロックに変換する ときの様子を示す説明図である。

#### 図8】

8 B / 1 0 B 符号と 1 2 8 B / 1 3 3 B コードの対応関係を示す表である。

# 【図9】

128日/133日符号化の処理の一例を示す図である。

### 【図10】

GBPブロックのフォーマットを示す図である。

#### 【図11】

トランスポートヘッダのフォーマットを示す図である。

# 【符号の説明】

- 1 送信装置
- 21~2N 中継装置
- 3 受信装置
- 20 コアブロック生成部
- 21 ヘッダ付加部
- 22 CRC演算部
- 23 F I F O
- 24 マッピング部
- 40 デマッピング部
- 41 CRC検査部
- 42 アイドル除去部
- 4 3 F I F O
- 44 マッピング部
- 60 デマッピング部
- 61 CRC検査部
- 62 アイドル除去部

- 63 ペッダ除去部
- 64 コアブロック終端部
- 100、102 上位プロトコルデータ
- 101<sub>1</sub>~101<sub>N+1</sub> 中継回線
- 120、163 コアブロック
- 121~123, 140, 141, 143, 145, 160~162 GB

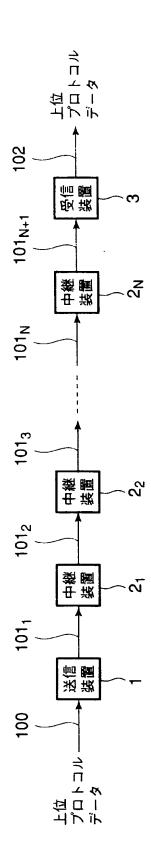
# Pブロック

- 124、146 読み出し要求
- 142 CRC検査結果
- 144 AlmostFullフラグ

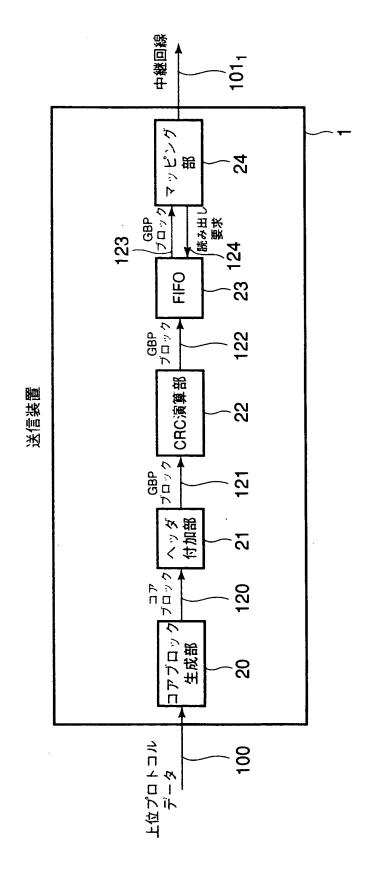
【書類名】

'図面

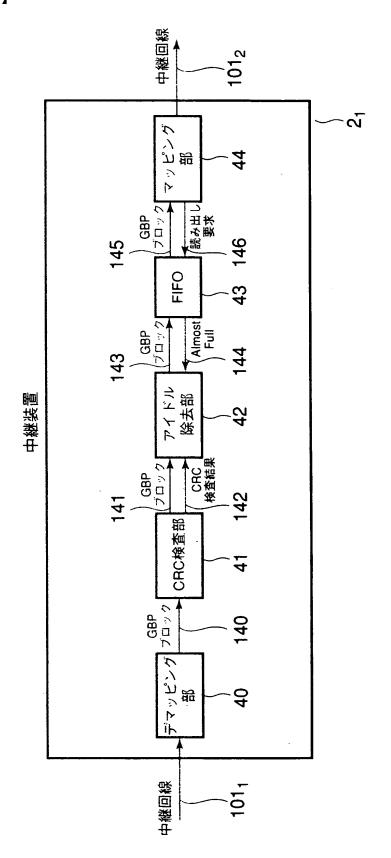
【図1】



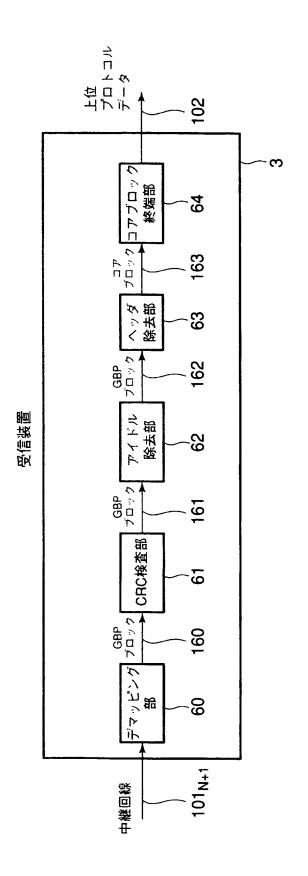
【図2】



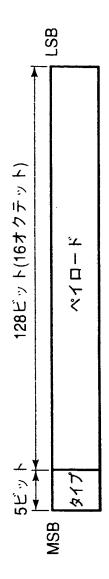
【図3】



【図4】



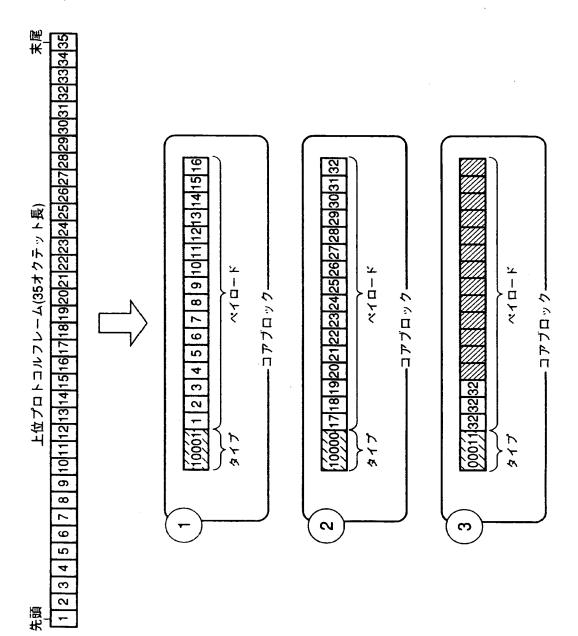
【図5】



# 【図6】

タイプ	意味
00000	上位プロトコルフレーム(末尾/16オクテット有効)
00001	上位プロトコルフレーム(末尾/1オクテット有効)
00010	上位プロトコルフレーム(末尾/2オクテット有効)
00011	上位プロトコルフレーム(末尾/3オクテット有効)
00100	上位プロトコルフレーム(末尾/4オクテット有効)
00101	上位プロトコルフレーム(末尾/5オクテット有効)
00110	上位プロトコルフレーム(末尾/6オクテット有効)
00111	上位プロトコルフレーム(末尾/7オクテット有効)
01000	上位プロトコルフレーム(末尾/8オクテット有効)
01001	上位プロトコルフレーム(末尾/9オクテット有効)
01010	上位プロトコルフレーム(末尾/10オクテット有効)
01011	上位プロトコルフレーム(末尾/11オクテット有効)
01100	上位プロトコルフレーム(末尾/12オクテット有効)
01101	上位プロトコルフレーム(末尾/13オクテット有効)
01110	上位プロトコルフレーム(末尾/14オクテット有効)
01111	上位プロトコルフレーム(末尾/15オクテット有効)
10000	上位プロトコルフレーム(中間)
10001	上位プロトコルフレーム(先頭)

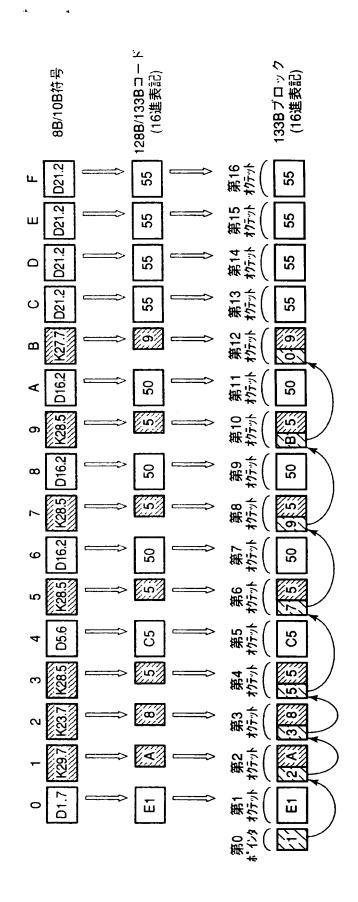
# 【図7】



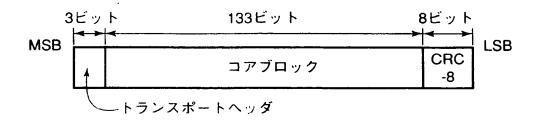
【図8】

8B/10B符号	128B/133Bコード
D0.0	0 0000 0000
D0.1	0 0010 0000
D0.2	0 0100 0000
:	<u>:</u>
D31.6	0 1101 1111
D31.7	0 1111 1111
K28.0	1 **** 0000
K28.1	1 **** 0001
K28.2	1 **** 0010
K28.3	1 **** 0011
K28.4	1 **** 0100
K28.5	1 **** 0101
K28.6	1 **** 0110
K28.7	1 **** 0111
K23.7	1 **** 1000
K27.7	1 **** 1001
K29.7	1 **** 1010
K30.7	1 **** 1011
その他	1 **** 1100

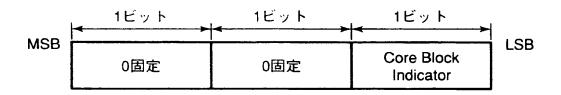
(注) \*はDon't careの意 【図9】



【図10】



【図11】



ページ: 1/E

【書類名】 要約書

【要約】

【課題】 回路規模およびメモリ容量が小さく、かつフレームの伝送遅延も小さい伝送システムを提供する。

【解決手段】 送信装置1は、上位プロトコルデータ100を固定長の連続するブロックに変換する。次に、送信装置は、ブロック間にアイドルブロックを挿入することにより、送信速度を伝送路の伝送速度に合わせて送信する。中継装置2は、送信装置1からブロックおよびアイドルブロックを受信し、そのアイドルブロックを廃棄して有効なブロックのみを抽出する。さらに、中継装置2は、有効なブロックの間にアイドルブロックを挿入することにより、送信速度を伝送路の伝送速度に合わせて所定の転送先に送信する。受信装置3は、最終段の中継装置2からブロックおよびアイドルブロックを受信する。そして、受信装置3は、アイドルブロックを廃棄して有効なブロックのみを抽出する。さらに、受信装置3は、有効なブロックから上位プロトコルデータを再構築する。

【選択図】 図1

特願2002-374791

出願人履歴情報

識別番号

[000004237]

1. 変更年月日

1990年 8月29日 新規登録

[変更理由] 住 所

氏 名

東京都港区芝五丁目7番1号

日本電気株式会社